



Technische  
Universität  
Braunschweig



LENA  
Laboratory  
for Energy  
Nanotechnology



Institut für  
Halbleitertechnik

**Grundlagen der Elektronik und Photonik**

**Herleitung der Kennlinien und Kapazität eines MOSFETs**

Prof. Dr. Andreas Waag

1

**Bänderschema von Halbleitern**

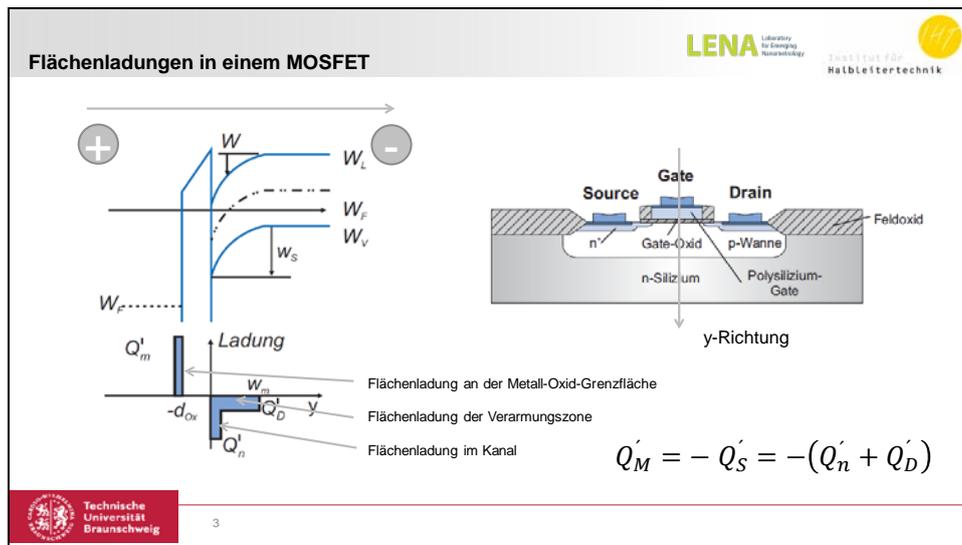
Die Inhalte dieses Clips entsprechen Level 3

- Level 1 Basiswissen Phase 1 (teilweise noch Schulwissen)
- Level 2 Basiswissen Phase 2 (Eingangskurse Bachelor)
- Level 3 Ziel-Niveau „Grundlagen der Elektronik und Photonik“
- Level 4 vertiefendes Wissen (Eingangskurse Master)
- Level 5 Expertenwissen (Fortgeschrittenen-Kurse Master)
- Level 6+ Wissensgrenze

UNIVERSITÄT  
LENA  
Laboratory for Energy  
Nanotechnology

INSTITUT FÜR  
Halbleitertechnik

Technische  
Universität  
Braunschweig

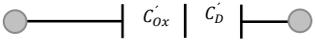
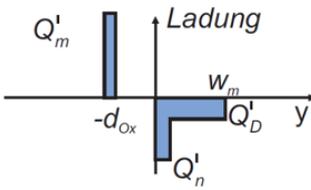


Zur Herleitung der Kennlinien eines MOSFET ist es sinnvoll, zunächst einmal die Flächenladungen an der MOS-Struktur zu betrachten. Wiederum behandeln wir hier einen n-Kanal MOSFET, für p-Kanal MOSFETs erhält man ganz analoge Ergebnisse. Die Ladung direkt an der MOS-Struktur, also dem Metall-Oxid-Halbleiter-Stapel des MOSFET, sind abhängig von der Ansteuerung des Transistors. Wir betrachten hier den Fall der Inversion, d.h. durch eine hohe positive Spannung am Gate hat sich unter dem Isolator im Halbleiter ein Elektronen-Kanal gebildet. Der Elektronen-Kanal verbindet die n-dotierten Zonen von Source und Drain miteinander. Die Ladung unter dem Gate auf der Seite des Halbleiters setzt sich aus den Elektronen im Kanal  $Q_n$  und den negativ geladenen Akzeptoren in der Verarmungszone  $Q_D$  zusammen. Die Verarmungszone entsteht zwischen dem n-Kanal und dem darunter liegenden p-dotierten Gebiet der p-Wanne. Der Index „D“ steht für „depletion zone“. Auf der Gegenseite des MOS Stapels am Gate-Kontakt entsteht die Gegenladung  $Q_M$ . Der Index M steht für „metallisch“, da der Gate-Kontakt entweder aus einem Metall besteht oder aber aus polykristallinem Silizium, dass sehr hoch „metallisch“ dotiert ist. Die Ladungen auf beiden Seiten des Isolators müssen sich wie bei jedem Kondensator genau kompensieren. Es gilt folgender Zusammenhang (Gleichung). Die gestrichelten Größen bedeuten Größen bezogen auf Fläche.






**Spannungsabhängige Kapazität eines MOSFET**

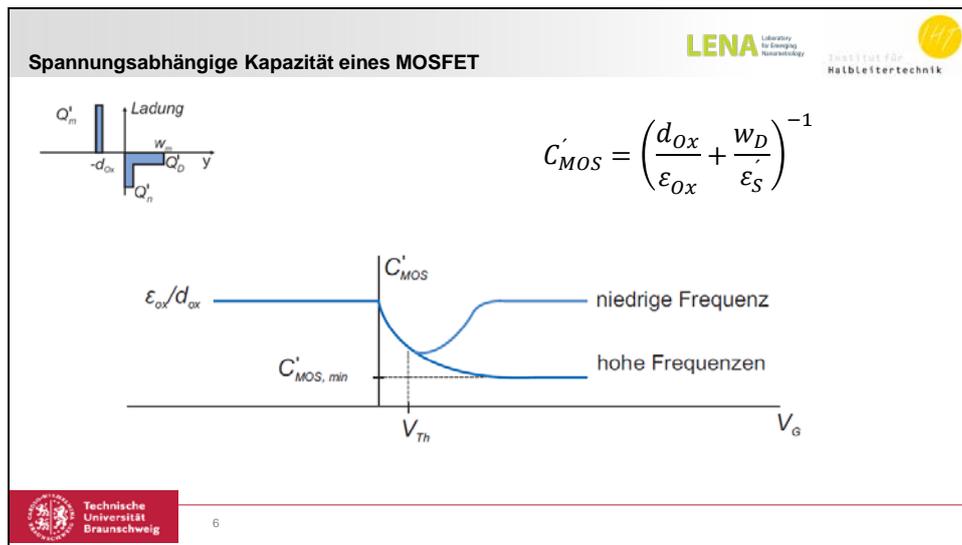



$$C'_{MOS} = \left( \frac{1}{C'_{ox}} + \frac{1}{C'_D} \right)^{-1}$$

$$C'_{MOS} = \left( \frac{d_{ox}}{\epsilon_{ox}} + \frac{w_D}{\epsilon_S} \right)^{-1}$$


5

Eine MOS-Struktur ist deshalb eine Kapazität, bei der zwei anteilige Kapazitäten in Serie geschaltet sind: die Kapazität des Oxid-Kondensators selbst sowie die Kapazität der Raumladungszone im Halbleiter (solange noch kein Kanal vorhanden ist). Aufgrund der Serienschaltung berechnet sich die Gesamtkapazität pro Fläche demnach aus der Summe der reziproken Einzelkapazitäten. Setzt man noch die Kondensatorformel für die beiden Beiträge ein, so erhält man die Kapazität bezogen auf die Fläche (Gleichung)  $d_{Ox}$  ist die Dicke des Oxids,  $\epsilon_{Ox}$  dessen Dielektrizitäts-Konstante.  $w_D$  ist die Ausdehnung der RLZ und  $\epsilon_S$  die dazugehörige Dielektrizitäts-Konstante des Halbleiters („Semiconductors“).

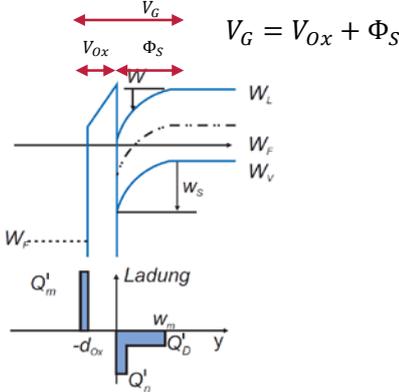


Diese Gleichung für die Kapazität einer MOS Struktur gilt nur, wenn kein Kanal vorhanden ist. Zur Erinnerung: Source und Bulk sollen miteinander verbunden sein und sich deshalb auf gleichem Potential befinden. Ohne Kanal fällt die Spannung  $U_{GS}$  deshalb über der Reihenschaltung aus Isolator und RLZ ab. Mit Kanal kann eine Spannung  $U_{GS}$  allerdings dann direkt unter dem Gate angreifen, d. h., der gesamte Kanal liegt auf Source-Potential, die Kapazität ist dann nur durch den Oxid-Kondensator gegeben. Die Raumladungszone spielt dann keine Rolle mehr. Die Abhängigkeit der Gesamtkapazität der MOS-Struktur als Funktion des anliegenden Gate-Potentials  $V_G$  ist in dieser Abbildung gezeigt.  $V_G$  ist das Gate-Potential und identisch mit  $U_{GS}$ , da Source auf Null-Potential liegt. Für negative Potentiale  $V_G$  befindet man sich in der Akkumulation, die Gesamtkapazität besteht ausschließlich aus dem Beitrag des Oxids. Im Bereich der Verarmung, für positive Spannungen  $V_G$ , erhöht sich die Dicke des isolierenden Bereichs um die Breite der Raumladungszone  $w_D$ , die mit steigender Spannung in Sperrrichtung zunimmt. Dies gilt allerdings nur bis zur Threshold-Spannung  $V_{Th}$ , da sich dann ein leitfähiger Kanal direkt an der Grenzfläche zum Oxid bildet. Eine weitere Zunahme der Spannung  $V_G$  fällt dann nur noch direkt über dem Oxid ab. Die MOS-Kapazität steigt wieder auf die Oxid-Kapazität an.

Eine Besonderheit ergibt sich bei sehr hohen Frequenzen: dann können die Ladungen evtl. den hohen Frequenzen nicht mehr folgen, der Kanal wird nicht mehr schnell genug umgeladen. Die Kapazität eines MOSFET ist also nicht nur spannungs-abhängig, sondern auch frequenz-abhängig.




**Herleitung der Kennlinie eines MOSFET**



$$V_G = V_{Ox} + \Phi_S$$

$$V_{Ox} = -E d_{Ox} = + \frac{Q'_M}{\epsilon_{Ox}} d_{Ox} = - \frac{Q'_S}{\epsilon_{Ox}} d_{Ox} = - \frac{Q'_S}{C'_{Ox}}$$

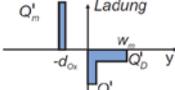
$$Q'_M = -Q'_S = -(Q'_n + Q'_D)$$


7

Die Potentialdifferenz in vertikaler  $y$ -Richtung über der MOS-Struktur setzt sich aus der Potentialdifferenz  $V_{Ox}$  über dem Isolator (dem  $\text{SiO}_2$ ) und der Potentialdifferenz über der RLZ  $W_S$  im Halbleiter zusammen (Gleichung).  $\Phi_S$  ist die Bandverbiegung in der RLZ. Sei  $E$  das elektrische Feld im Isolator und  $d_{Ox}$  die Dicke des Isolators, so gilt für  $V_{Ox}$ : (Gleichung). Dabei wurde angenommen, dass kein Kanal existiert und deshalb  $Q_n = \text{Null}$  ist. Außerdem wurde der Gauss'sche Satz verwendet. Dieser besagt, dass das elektrische Feld  $E$  gegeben ist durch die Flächenladungsdichte dividiert durch die Dielektrizitäts-Konstante. Die Flächenladungsdichte ist aber gleich  $Q'_M$ .




**Herleitung der Kennlinie eines MOSFET**

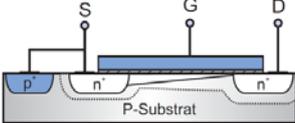


$$V = V_{ox} + \Phi_S$$

$$Q'_M = -Q'_S = -(Q'_n + Q'_D)$$

$$E = \frac{U}{d} \quad E = \frac{\sigma}{\epsilon} \quad \sigma = \frac{\epsilon}{d} U$$

$$Q'_n = -\frac{\epsilon_{ox}}{d_{ox}} (V_G - V_{th} - V(x)) = -\frac{\epsilon_{ox}}{d_{ox}} (U_{GS} - V_{th} - V(x))$$




8

Allgemein gilt:  $E$  gleich  $U$  durch  $d$ ,  $E$  ist aber auch nach dem Gauss'schen Satz gleich Flächenladungsdichte  $\sigma$  durch  $\epsilon$ . Daraus folgt: Die Flächenladungsdichte im N-Kanal ergibt sich aus der Potentialdifferenz über dem Isolator. Diese Potentialdifferenz soll nun berechnet werden.

Die Potentialdifferenz zwischen Gate-Kontakt und dem Kanal ist entlang des Kanals nicht überall gleich groß. Sie ist aber ortsabhängig, da im Kanal auch ein Potentialverlauf entlang der Stromrichtung zwischen Drain und Source entsteht, eingepreßt durch die Drain-Source-Spannung  $U_{DS}$ .  $U_{DS}$  erzeugt einen Strom im Kanal und demnach, wie bei jedem ausgedehnten Widerstand, einen Spannungsabfall von z.B.  $U=+5V$  am Ort des Drain-Kontakts auf  $U=0V$  am Ort des Source-Kontakts. Entlang des Kanals entsteht deshalb ein linearer Potentialabfall von  $+5V$  auf  $0V$ .

Source liegt ja immer auf Referenz- (Null) Potential, während Drain auf  $U_{DS}$  liegt. Entlang des Kanals ergibt sich deshalb ein ortsabhängiges Potential  $V(x)$ .  $V(x)$  ist die Potentialdifferenz zwischen dem Kanal an der Stelle  $x$  und dem Source-Kontakt, der auf Null-Potential liegt.

Die Flächenladungsdichte  $Q_n$  wird deshalb auch ortsabhängig. Diese hängt ja gerade von der Potentialdifferenz zwischen Gate-Kontakt und gegenüberliegendem Kanal an der Stelle  $x$  ab. Damit ergibt sich für die Flächenladungsdichte  $Q_n$ : (Gleichung).

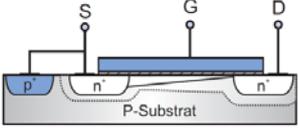
Zu berücksichtigen ist dabei noch, dass sich die gesamte Gate-Potentialdifferenz  $V_G$  aufteilt auf einen Teil, der im Halbleiter abfällt und für die Bandverbiegung bis zur Inversion sorgt, und einen Teil, der für die Potentialdifferenz über den Isolator übrig bleibt. Der Anteil, der für die Inversion notwendig ist, ist gerade die Schwellspannung  $V_{th}$ . Für höhere  $V_G$  ist schon ein Kanal vorhanden, und zusätzliche Anteile an  $V_G$  fallen deshalb direkt über dem Isolator ab.

Von der Gate-Source-Spannung  $U_{GS}$  wird der Anteil  $V_{th}$  für die Herstellung der Inversion benötigt, fällt also im Halbleiter ab. Zusätzlich muss noch  $V_x$  von  $U_{GS}$  abgezogen werden. Der verbleibende Anteil fällt über dem Oxid ab. Dies ist genau

der Teil, der in die Gleichung für die Flächenladungsdichte eingesetzt werden muss.  
Der Term in Klammern muss größer null sein, damit Inversion vorliegt.



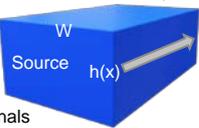

**Herleitung der Kennlinie eines MOSFET**



$$I_D = -q n v_D(x) h(x) W$$

$$Q'_n(x) = -q n h(x)$$

$W$  = Weite des Kanals (Breite)  
 $h(x)$  = ortsabhängige Tiefe des Kanals



$$I_D = Q'_n(x) v_D(x) W = Q'_n(x) (-\mu_n E(x)) W = -\mu_n Q'_n(x) \frac{dV(x)}{dx} W$$

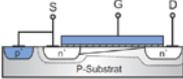
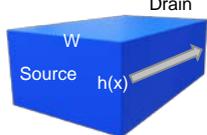
$$Q'_n = -\frac{\epsilon_{ox}}{d_{ox}} (V_G - V_{th} - V(x)) = -\frac{\epsilon_{ox}}{d_{ox}} (U_{GS} - V_{th} - V(x))$$


9

Damit können wir nun den Strom durch den Kanal berechnen. Der Strom durch einen Kanal mit der dreidimensionalen Ladungsträgerkonzentration  $n$  sowie der Driftgeschwindigkeit  $v_D$  ist gegeben durch: (Gleichung). Dabei ist  $W$  die Weite bzw. Breite des Kanals, und  $h(x)$  dessen Tiefe.  $h(x)$  ist ortsabhängig, da das Potential  $V(x)$  und damit der Grad der Inversion ebenfalls ortsabhängig ist.  $q \times n \times h(x)$  ist aber gerade die 2D Ladungsträgerdichte (Gleichung). Übertragen auf den MOSFET und mit der zweidimensionalen Ladungsdichte ergibt sich (Gleichung). Die Ladungsdichte Die Driftgeschwindigkeit ist Beweglichkeit mal Feldstärke, und die Feldstärke ist der Gradient des Potentials. Die Flächenladungsdichte  $Q'_n$ , die in der Gleichung auftaucht, ist aber von vorhin schon bekannt (Gleichung).




**Herleitung der Kennlinie eines MOSFET**

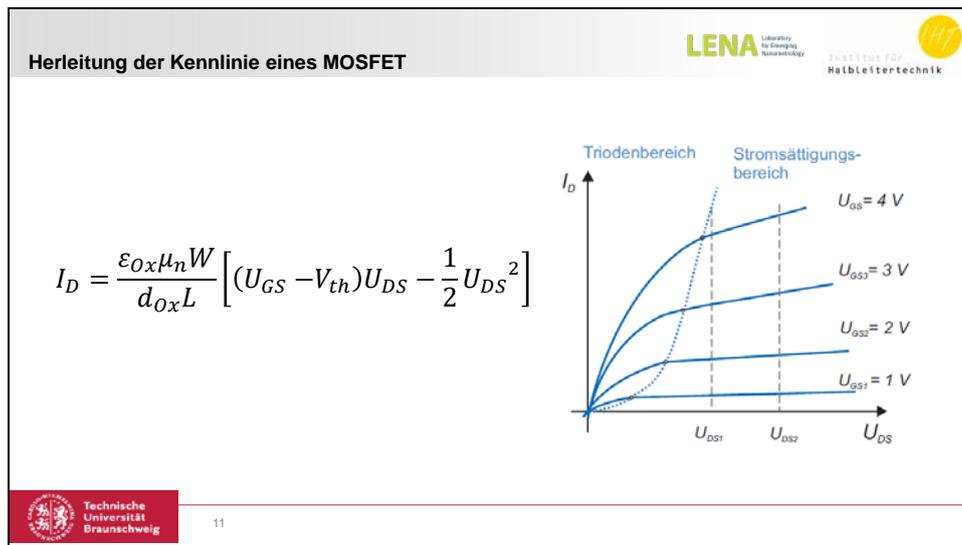
$$I_D = \frac{\epsilon_{Ox}}{d_{Ox}} W \mu_n (U_{GS} - V_{th} - V(x)) \frac{dV(x)}{dx}$$

$$I_D \int_0^L dx = \frac{\epsilon_{Ox} \mu_n W}{d_{Ox}} \int_0^{U_{DS}} (U_{GS} - V_{th} - V(x)) (U_{GS} - V_{th} - V(x)) dV$$

$$I_D = \frac{\epsilon_{Ox} \mu_n W}{d_{Ox} L} \left[ (U_{GS} - V_{th}) U_{DS} - \frac{1}{2} U_{DS}^2 \right]$$


10

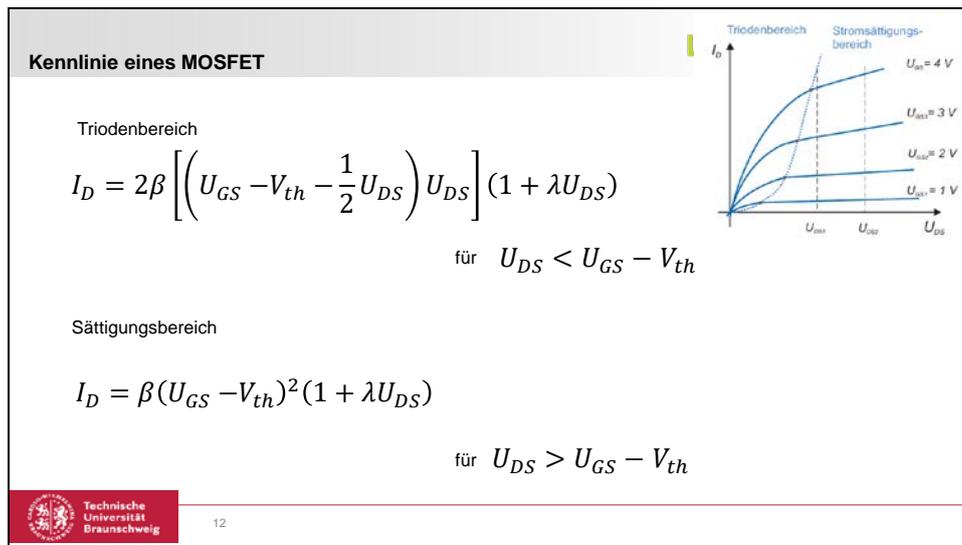
Zieht man beide Gleichungen zusammen, so ergibt sich für den Drain-Strom  $I_D$  als Funktion des Potentials  $V(x)$  (Gleichung). Diese muss nun integriert werden. Zur Integration können die Variablen separiert werden. Die linke Seite wird nach  $dx$  integriert, die rechte Seite wird nach  $dV$  integriert. Dabei läuft die Integration „von Source nach Drain“, also die Integration über  $dx$  zwischen 0 und  $L$ , der Länge des Kanals, und die Integration nach  $dV$  zwischen dem Source-Potential Null und dem Drain-Potential  $U_{DS}$ .  $I_D$  hat dabei entlang des Kanals unabhängig von dessen Ausdehnung immer denselben Wert, da es sich ja quasi um eine Reihenschaltung der Längselemente des Kanals handelt. Die Integration kann gradlinig durchgeführt werden. Es ergibt sich für den Drain-Strom die Kennlinie des MOSFET, nämlich die Abhängigkeit des Drain-Stromes als Funktion der Potentiale  $U_{GS}$  und  $U_{DS}$ . (Gleichung) Der erste Teil der Gleichung in eckigen Klammern steigt sowohl mit  $U_{DS}$  als auch mit  $U_{GS}$  linear an, während der zweite Teil quadratisch mit  $U_{DS}$  ansteigt, aber mit einem negativen Vorzeichen versehen ist.



Die sich aus der Gleichung ergebende Strom-Spannungs-Kennlinie ist hier gezeigt. Für niedrige Drain-Spannungen  $U_{DS}$  steigt der Strom linear mit der Drain-Spannung an, der Kanal wirkt wie ein normaler Widerstand. Diesen Bereich bezeichnet man als Triodenbereich. Bei höheren Drain-Spannungen wird die Potentialdifferenz am Drain-seitigen Ende des Kanals zu klein. Die Potentialdifferenz wird kleiner als die Schwellspannung, der Kanal schnürt ab. Dies wird als „Pinch-Off“ bezeichnet. Wird der Kanal abgeschnürt, sollte der Drain-Strom als Funktion von  $U_{DS}$  in Sättigung gehen, da Spannungsanteile über Pinch-Off hinaus nur noch am abgeschnürten Teil des Kanals abfallen. Der Sättigungsbereich kann allerdings durch die Gleichung nicht mehr wiedergegeben werden, da für die Herleitung das Vorhandensein eines Kanals angenommen wurde.

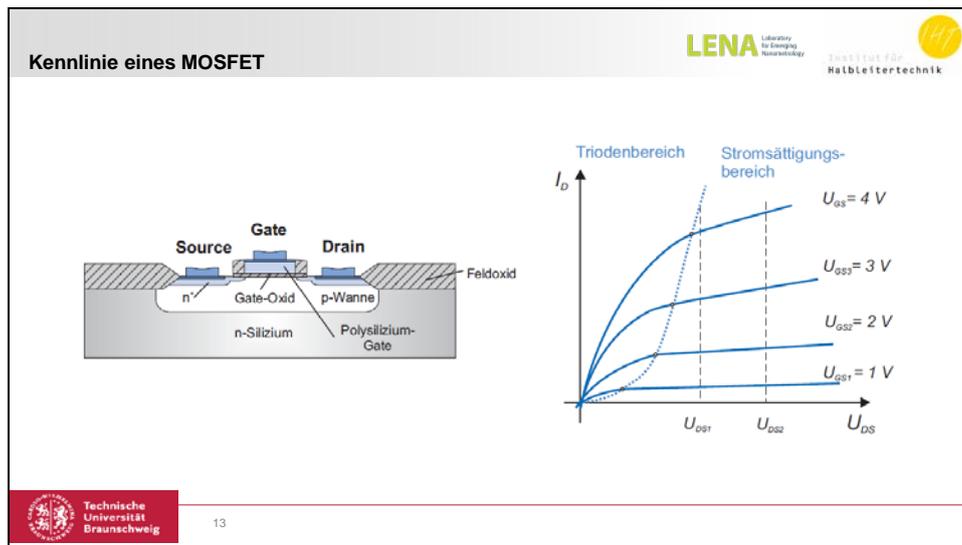
Die Sättigung ist im Strom-Sättigungsbereich allerdings nicht ideal, der Strom steigt trotzdem noch leicht als Funktion von  $U_{DS}$  an, da es noch weitere Effekte gibt, die wir bisher nicht berücksichtigt haben. So dehnt sich der abgeschnürte Bereich mit höherer Drain-Spannung weiter aus, die übrige Kanallänge sinkt deshalb. In der Folge erhöht sich der Strom doch noch etwas. Dies führt zur Steigung im Sättigungsbereich.

Die Kennlinie zeigt auch, dass mit höheren Gate-Spannung der Pinch-Off erst bei höherer Drain-Spannung erreicht wird, so wie es die Gleichung auch anzeigt. Die Auftragung  $I_{DS}$  über  $U_{DS}$  bezeichnet man als Ausgangs-Kennlinienfeld, da sowohl der Drain-Strom  $I_D$  als auch die Drain-Source-Spannung  $U_{DS}$  Ausgangsgrößen einer Transistorschaltung sind. Eingangsgrößen wären die Gate-Spannung und der Gate-Strom. Der Gate-Strom ist allerdings wegen des Isolators in MOSFETs vernachlässigbar klein. Die Gate-Spannung  $U_{GS}$  ist in der Graphik als Parameter am Kennlinienfeld zu sehen.



Um den leichten Anstieg im Sättigungsbereich zu beschreiben, wird der Gleichung noch künstlich ein Anstieg „verpasst“. Dies geschieht durch den Term  $(1 + \lambda U_{DS})$ . Damit steigt die Kurve für große  $U_{DS}$  linear an. Damit ergibt sich (Gleichung) für den Drain-Strom im Triodenbereich. Für den Sättigungsbereich wird der Strom im Maximum der Kurve genommen, dort wo der Pinch-Off einsetzt, und mit dem Anstiegsterm  $(1 + \lambda U_{DS})$  multipliziert. Auf diese Weise werden die Kennlinien von MOSFETs parametrisiert.

An dieser Stelle soll darauf hingewiesen werden, dass die Gleichungen für einen „Langkanal“ MOSFET gelten. Dies bedeutet, dass der Kanal länger ist als die Streulänge der Ladungsträger und damit die Vorstellung einer in der Zeit konstanten Drift-Geschwindigkeit angemessen ist. Bei sehr kurzen Kanälen wird die Kanallänge kleiner als die Streulänge der Ladungsträger. Diese werden deshalb beim „Durchflug“ durch den Kanal durch das Feld beschleunigt. Die Vorstellung einer in der Zeit konstanten Drift-Geschwindigkeit kann dann nicht mehr aufrecht erhalten werden. Die zu Grunde liegenden Transportgleichungen sind die des „ballistischen Transports“. Eine genaue quantitative Beschreibung ist sehr kompliziert. Trotzdem können auch Kurzkanal-Transistoren durch ähnliche Gleichungen beschrieben werden.



Grundsätzlich muss für den Betrieb des MOSFETs darauf geachtet werden, dass die Diode zwischen Source und Bulk, Drain und Bulk sowie dem Kanal und Bulk immer in Sperrrichtung gepolt ist. Sind, wie im oben diskutierten Beispiel, Source und Bulk auf dem gleichen Referenzpotential (Nullpotential), so muss Drain relativ dazu immer positiv gepolt sein. Diese Vorzeichen gelten für einen N-Kanal-MOSFET. Die Ladungsträger im Kanal befinden sich in unmittelbarer Nähe zu der Grenzfläche zwischen Halbleiter und Oxid. Die Beweglichkeit der Ladungsträger im Kanal sind nur etwa halb so groß ist wie in vergleichbarem Volumenmaterial.

Bei einem P-Kanal-FET müssen alle Dotierungen und Spannungen mit dem entgegengesetzten Vorzeichen versehen werden. Die prinzipielle Funktionsweise der komplementären Transistoren (P-Kanal und N-Kanal) ist identisch.